**Paralelní a Sériový přenos dat – principy, srovnání**

**Sériový přenos**

Sériová komunikace nebo sériový přenos je v telekomunikacích a informatice proces přenosu dat postupně po jednotlivých bitech (tj. sekvenčně) pomocí komunikačního kanálu nebo sběrnice. Je v přímém protikladu s paralelní komunikací, kde je několik bitů posíláno najednou (linkou obsahující několik paralelních přenosových kanálů). Sériová komunikace se používá na dálkových linkách a většině počítačových sítí, kde činí cena kabelu a synchronizační potíže paralelní komunikaci nepraktickou. Na krátké vzdálenosti se sériová komunikace v počítačových sběrnicích v poslední době prosazuje čím dál více, protože odstraňuje problémy, na které narazila paralelní komunikace (parazitní kapacity, přeslechy, problém synchronizace hodin mezi vodiči )a vyplatí se složitější zařízení (serializer a deserializer, tzv. SerDes). Vylepšená technologie učinila sériovou komunikaci konkurenceschopnou (například přechod od PCI sběrnice na PCI-Express). Sériová sběrnice používá pro přenos dat a řízení sběrnice jeden nebo více vodičů. Po fyzikální stránce se datová informace přenáší buď pomocí změny elektrického napětí, nebo změny elektrického proudu. Realizace pomocí změny napětí je jednodušší, pomocí změny proudu je složitější, ale má větší odolnost proti elektromagnetickému rušení.

**Paralelní přenos**

Paralelní přenos je v telekomunikacích a informatice proces přenosu dat, kdy je několik bitů posíláno najednou (tj. několik zároveň) pomocí komunikačního kanálu nebo sběrnice. Je v přímém protikladu se sériovou komunikací, kde jsou jednotlivé bity odesílány postupně (sekvenčně). Paralelní komunikační rozhraní obsahuje několik drátů. Osmibitový paralelní kanál vysílá osm bitů (neboli jeden bajt) současně, zatímco sériový kanál posílá bity jeden za druhým. Pokud by byly oba kanály provozovány na stejné frekvenci, paralelní kanál by byl osmkrát rychlejší než sériový. Paralelní kanál obsahuje typicky další řídící signály (například hodiny, které ukazují, že data jsou platná). Ještě před vysokorychlostními sériovými technologiemi, byla volba paralelního propojení přes sériové linky ovlivňována těmito faktory:

**Rychlost** - na první pohled, rychlost paralelního datového spojení je rovna počtu bitů zaslaných najednou krát přenosová rychlost každé jednotlivé linky. Zdvojnásobení počtu bitů odeslaných najednou, zdvojnásobuje rychlost přenosu dat. V praxi hodiny snižují rychlost každé linky podle nejpomalejší z nich.

**Délka kabelu** - Omezení paralelního přenosu je dáno vzdáleností, protože kterékoli zpoždění na některém z drátů znamená nesrozumitelný znak při příjmu. To klade horní limit na délku paralelního datového spojení, které je obvykle kratší než sériové připojení.

**Složitost** - Paralelní datová spojení, jsou snadno realizovány v hardwaru, což je logickou volbou. Vytvoření paralelního portu v počítačovém systému je poměrně jednoduché, vyžaduje pouze klopný obvod na kopírování dat na datovou sběrnici. V kontrastu, musí být většina sériové komunikace nejprve převedena zpět do paralelní podoby univerzální pomocí asynchronního přijímače/vysílače (USART), před tím, než může být připojen přímo k datové sběrnici.

**Statické paměti - SRAM (Static Random Acces Memory)**

    Statické paměti uchovávají informaci v sobě uloženou po celou dobu, kdy jsou připojeny ke zdroji elektrického napájení. Paměťová buňka SRAM je realizována jako **bistabilní klopný obvod**, tj. obvod, který se může nacházet vždy v jednom ze dvou stavů, které určují, zda v paměti je uložena 1 nebo 0.  
    Paměti SRAM jsou výhodné zejména pro svou nízkou přístupovou dobu (15 - 20 ns). Jejich nevýhodou je naopak vyšší složitost a z toho plynoucí vyšší výrobní náklady. V současné době jsou paměti SRAM používány především pro realizaci pamětí typu cache, jejichž kapacita je ve srovnání s operační pamětí mnohonásobně nižší.

|  |
| --- |
| http://www.pf.jcu.cz/stru/katedry/fyzika/prof/Tesar/diplomky/pruvodce_hw/komponenty/zakladni/pamet/stat-dyn/stat.gif |
| příklad realizace paměťové buňky SRAM technologií MOS |

    U SRAM pamětí se používá dvou datových vodičů. Vodič Data je určený k zápisu do paměti. Vodič označený jako \Data se používá ke čtení. Hodnota na tomto vodiči je vždy opačná než hodnota uložená v paměti, takže na konci je nutno ji ještě negovat. Při zápisu se na adresový vodič umístí hodnota logická 1. Tranzistory T1 a T2 se otevřou. Na vodič Data se přivede zapisovaná hodnota (např. 1). Tranzistor T1 je otevřen, takže jednička na vodiči Data otevře tranzistor T4 a tímto dojde k uzavření tranzistoru T3. Tento stav obvodu představuje uložení hodnoty 0 do paměti. Podobně tato buňka pracuje i při zápisu hodnoty 1. Rozdíl je pouze v tom, že tranzistor T4 zůstane uzavřen a to způsobí otevření tranzistoru T3.

    Při čtení je opět na adresový vodič přivedena hodnota logická 1, což opět způsobí otevření tranzistorů T1 a T2. Jestliže byla v paměti zapsána hodnota 1, je tranzistor T4 otevřen (tj. na jeho výstupu je hodnota 0). Tuto hodnotu obdržíme na vodiči \DATA.  
    Tranzistory T5 a T6 plní pouze funkci rezistorů.

**Dynamické paměti - DRAM (Dynamic Random Acces Memory)**

    V paměti DRAM je informace uložena pomocí **elektrického náboje na kondenzátoru**. Tento náboj má však tendenci se vybíjet i v době, kdy je paměť připojena ke zdroji elektrického napájení. Aby nedošlo k tomuto vybití a tím i ke ztrátě uložené informace, je nutné periodicky provádět tzv. **refresh**, tj. oživování paměťové buňky. Tuto funkci plní některý z obvodů čipové sady.  
    Buňka paměti DRAM je velmi jednoduchá a dovoluje vysokou integraci a nízké výrobní náklady. Díky těmto vlastnostem je používána k výrobě operačních pamětí. Její nevýhodou je však vyšší přístupová doba (60 - 70 ns) způsobená nutností provádět refresh a časem potřebným k nabití a vybití kondenzátoru.

|  |
| --- |
| http://www.pf.jcu.cz/stru/katedry/fyzika/prof/Tesar/diplomky/pruvodce_hw/komponenty/zakladni/pamet/stat-dyn/dyn.gif |
| příklad realizace paměťové buňky DRAM technologií TTL |

    Při zápisu se na adresový vodič přivede hodnota logická 1. Tím se tranzistor T otevře. Na datovém vodiči je umístěna zapisovaná hodnota (např. 1). Tato hodnota projde přes otevřený tranzistor a nabije kondenzátor. V případě zápisu nuly dojde pouze k případnému vybití kondenzátoru (pokud byla dříve v paměti uložena hodnota 1).

    Při čtení je na adresový vodič přivedena hodnota logická 1, která způsobí otevření tranzistoru T. Jestliže byl kondenzátor nabitý, zapsaná hodnota přejde na datový vodič. Tímto čtením však dojde k vybití kondenzátoru a zničení uložené informace. Jedná se tedy o buňku, která je **destruktivní při čtení** a přečtenou hodnotu je nutné opět do paměti zapsat.